

Rec'd PCT/PTO 04 FEB 2005

PCT/JP2004/003181

日 本 国 特 許 庁
JAPAN PATENT OFFICE

11.3.2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2003年 9月16日

出 願 番 号
Application Number: 特願2003-322921
[ST. 10/C]: [JP2003-322921]

出 願 人
Applicant(s): 日本電信電話株式会社

REC'D 29 APR 2004

WIPO

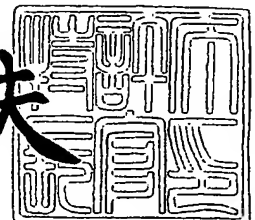
PCT

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2004年 4月16日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



BEST AVAILABLE COPY

【書類名】 特許願
【整理番号】 NTTH155743
【提出日】 平成15年 9月16日
【あて先】 特許庁長官殿
【国際特許分類】 G02F 1/01
G05D 25/00

【発明者】
【住所又は居所】 東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内
【氏名】 都築 健

【発明者】
【住所又は居所】 東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内
【氏名】 伊藤 猛

【発明者】
【住所又は居所】 東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内
【氏名】 伊賀 龍三

【特許出願人】
【識別番号】 000004226
【氏名又は名称】 日本電信電話株式会社

【代理人】
【識別番号】 100078499
【弁理士】
【氏名又は名称】 光石 俊郎
【電話番号】 03-3583-7058

【選任した代理人】
【識別番号】 100102945
【弁理士】
【氏名又は名称】 田中 康幸
【電話番号】 03-3583-7058

【選任した代理人】
【識別番号】 100120673
【弁理士】
【氏名又は名称】 松元 洋
【電話番号】 03-3583-7058

【先の出願に基づく優先権主張】
【出願番号】 特願2003- 64900
【出願日】 平成15年 3月11日

【手数料の表示】
【予納台帳番号】 020318
【納付金額】 21,000円

【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 0309079

【書類名】 特許請求の範囲**【請求項 1】**

基板上に順次、半絶縁型クラッド層と、半導体光導波層と、半絶縁型クラッド層とが積層された層構造を有する半導体光変調器において、

少なくとも一方の前記半絶縁型クラッド層における、前記半導体光導波層との接触面と対抗する面を含む一部又は全部が n 型クラッド層となっていることを特徴とする半導体光変調器。

【請求項 2】

基板上に順次、n 型クラッド層と、半絶縁型クラッド層と、半導体光導波層と、半絶縁型クラッド層と、n 型クラッド層とが積層された層構造を有することを特徴とする半導体光変調器。

【請求項 3】

基板上に順次、n 型クラッド層と、半導体光導波層と、半絶縁型クラッド層と、n 型クラッド層とが積層された層構造を有することを特徴とする半導体光変調器。

【請求項 4】

基板上に順次、n 型クラッド層と、半絶縁型クラッド層と、半導体光導波層と、n 型クラッド層とが積層された層構造を有することを特徴とする半導体光変調器。

【請求項 5】

請求項 1 ないし 4 のいずれかに記載する半導体光変調器において、導波路構造が、ハイメサ導波路構造またはリッジ導波路構造であることを特徴とする半導体光変調器。

【請求項 6】

請求項 1 ないし 5 のいずれかに記載する半導体光変調器において、前記基板の直上の n 型クラッド層または半絶縁型クラッド層と、前記基板に積層された最上層の n 型クラッド層または半絶縁型クラッド層とに電極を接続し、電圧印加を行うことを特徴とする半導体光変調器。

【請求項 7】

請求項 6 に記載する半導体光変調器において、前記電極は、コプレーナ導波線路構造を有することを特徴とする半導体光変調器。

【請求項 8】

請求項 1 ないし 7 のいずれかに記載する半導体光変調器において、前記半導体光導波層と前記 n 型クラッド層とに挟まれた半絶縁型クラッド層は、ポテンシャル障壁であることを特徴とする半導体光変調器。

【請求項 9】

請求項 1 ないし 8 のいずれかに記載する半導体光変調器を用いて構成することを特徴とする半導体位相変調器または半導体マッハツェンダ変調器。

【書類名】明細書

【発明の名称】半導体光変調器

【技術分野】

【0001】

本発明は、主として光通信システムや光情報処理システムにおいて用いられる半導体光変調器に関し、特に低電圧で動作すると共に導波損失の小さい半導体位相変調器又は半導体マッハツェンダ型光変調器として適用することができる。

【背景技術】

【0002】

光変調器などの導波型光制御デバイスは、高速光通信システム、光情報処理システムにおけるキーエレメントのひとつである。光変調器としては、例えば LiNbO_3 (LN) 等の誘電体を用いた光変調器や、InPやGaAsの半導体を用いた光変調器等がある。これらの光変調器の中でも、レーザや光アンプ等の他の光素子や電子回路との集積化が可能で、小型化、低電圧化が容易な半導体光変調器への期待が高まっている。

【0003】

代表的な半導体光変調器としては、電界吸収型光変調器とマッハツェンダ型光変調器が挙げられる。

【0004】

電界吸収型光変調器は、バルク半導体のフランツケルディッシュ効果 (Franz-Keldysh 効果) や多重量子井戸構造における量子閉じ込めシュタルク効果 (Quantum Confined Stark Effect: QCSE) のように電界を印加することにより吸収端が長波長側へシフトする効果を利用した光変調器である。

【0005】

また、マッハツェンダ型光変調器は、バルク半導体の電気光学効果 (ポッケルス効果) や多重量子井戸構造における量子閉じ込めシュタルク効果のように電界を印加することにより屈折率が変化する効果を利用した光変調器である。

【0006】

電界吸収型光変調器は、消費電力が小さく、小型であり、LN変調器にみられるような直流電圧によるドリフトも生じないことから有望な光変調器と考えられている。しかし、電界吸収型光変調器では、変調時に波長チャージングが生じ、これによりファイバ伝送後の波形が劣化することが問題となっている。

【0007】

波長チャージングにより、変調後の光信号スペクトルは変調前に比べて広がることになる。この光信号を光ファイバで伝送すると、ファイバ媒質の分散の効果による波形劣化が起こり、伝送特性に好ましくない影響を及ぼす。この現象は伝送速度が速いほど、また伝送距離が長いほど顕著となる。

【0008】

一方、マッハツェンダ型光変調器は、原理的に波長チャージングをなくすることができるため、超高速・長距離通信用変調器として期待されている。

【0009】

半導体のマッハツェンダ型光変調器としては、例えば、pin構造を有した集中定数型の変調器が挙げられる (下記、非特許文献1参照。)。この変調器では、光はp型とn型の半導体層にはさまれた層厚 $0.4\ \mu\text{m}$ のノンドープ多重量子井戸 (MQW) 領域を導波するため、電界による屈折率変調を高効率で受ける。この結果、位相変調部の長さを極めて短くすることができ、例えば、LN変調器における位相変調部の長さ $20\sim 30\ \text{mm}$ に対して、集中定数型の変調器では $600\ \mu\text{m}$ とすることができる。

【0010】

一方、集中定数型の変調器の問題点としては、p型半導体部分での光損失が、例えば全挿入損失 $13\ \text{dB}$ と大きいこと、CR時定数による速度制限のため $10\ \text{Gb/s}$ 以上の動作が困難であること等が挙げられる。

【0011】

図13は、進行波型電極構造のマッハツェンダ型光変調器の導波路の概略断面図であり、電界印加部分の断面構造を示してある。同図に示す構造を有するマッハツェンダ型光変調器は、ショットキー電極を用いた進行波電極型変調器であり、上述する集中定数型の変調器の問題点を解決すべく現在盛んに研究されている変調器である（下記、非特許文献2参照。）。

【0012】

同図に示すように、当該電界印加部分は、SI（Semi-Insulate：半絶縁）-InPクラッド層71と、SI-InPクラッド層71上に積層された光導波層72と、リッジ状のSI-InPクラッド層73と、グランド電極74と、リッジ上面のショットキー電極75とから構成される。SI-InPクラッド層71と73は、i（ノンドープ）-InPにより形成されることもある。

【0013】

従来のpin構造を有した集中定数型変調器では、p型電極の導波損失とpin構造の容量成分による光と電界の速度不整合により、進行波型電極構造を実現することが困難であった。

【0014】

これに対し、図13に示す構造を有するマッハツェンダ型光変調器では、ショットキー電極を用いることにより、進行波型電極構造を実現している。また、この進行波電極型変調器では、半導体としてはSI層又はノンドープ層を用いているため、集中定数型の変調器で挙げたような欠点を解消することができる。

【0015】

しかしながら、図13に示す構造を有するマッハツェンダ型光変調器では、ショットキー電極75とグランド電極74との距離は加工上の問題から最小でも約 $9\mu\text{m}$ となり、電極間隔が比較的大きくなってしまふ。このため、光導波層72での電界密度（同図において、矢印で図示）が小さくなり、屈折率の変調効率が低下する。

【0016】

変調効率が小さいため、変調を行うためには位相変調部の長さを長くするか又は動作電圧を高くする必要がある。この結果、進行波電極型の変調器の問題点として、集中定数型ほどの小型化ができないこと（例えば、約10mm）や動作電圧が高くなること（例えば、 $V_{\pi}=28\text{V}$ ）が挙げられる。

【0017】

進行波型電極構造の半導体光変調器の従来技術の他の例として、下記特許文献1に示されているものが挙げられる。図14は、この半導体光変調器の導波路の断面構造図である。同図に示すように、光変調器80はハイメサ導波路型であり、SI-InP基板81上に、n型InAlAs下部クラッド層82、量子井戸を含む光導波層83、n型InAlAs上部クラッド層84の順に積層されている。

【0018】

この半導体光変調器の特徴は、光導波層83を上下面をn型のInAlAsクラッド層82、84で挟み、電極85と86を介して、その両クラッド層82と84との間に電圧を印加することである。

【0019】

他の特徴として、半導体光導波路の光導波層83と電極85との距離s、又は光導波層83とSI-InP基板81との間のクラッド層82の厚さtなどを変化させ、信号光と電気信号との速度整合条件、インピーダンス整合条件を満たして、駆動周波数帯域40GHzの光変調器を実現するというものである。

【0020】

しかし、この構造では、ポテンシャル障壁がないために電圧を印加すると大きな電流が流れてしまう欠点がある。そこで、この素子は、光導波層83としてBRAQWET層（Barrier-Reservoir And Quantum-Well Electron-Transfer層）を用いることを前提にしている。B

RAQWET層については、例えば、下記非特許文献3に詳細に説明されている。

【0021】

BRAQWET層はn型半導体層、MQW光導波層、p型半導体層、n型半導体層を順次積層させた構造を有する。図15は、BRAQWET層のバンド構造を示す図である。同図(a)は電圧を印加していない状態であり、同図(b)は電圧を印加した状態を示す。同図(a)に示すように、n型半導体部分とp型半導体部分のフェルミ順位の違いを利用して、p型半導体部分を電子に対するポテンシャル障壁として利用できるようになっている。また、同図(b)に示すように、電圧印加時にも電子が2つの電極間に流れないようにする障壁があるため、光導波路に電圧印加が行えるような構造となっている。

【0022】

この構造の特徴は、MQW光導波層に電子を注入し、バンドフィリング効果による吸収係数の変化又は屈折率の変化を利用することにある。MQW光導波層に注入されるのは電子のみで、ホールは電圧印加時の応答には寄与しない。移動度の小さいホールが介在しないため、高速の電気信号に応答することができる。

【0023】

しかし実際には、p型半導体部分のバンドギャップの持ち上がりで電流を効果的に遮蔽するためには、非常に精密なn型半導体とp型半導体の濃度制御が必要となるが、n型キャリア濃度とp型キャリア濃度を層界面で急峻に制御する困難さがあると共に、ノンドープ化される領域が大きくなると電界がノンドープ領域に印加され、電気光学効果の効率を下げることになる。

【0024】

したがって、BRAQWET構造を採用して実用的な光変調器を作製することは非常に困難である。前述した文献においては、障壁層としてp型半導体を用いると共にバンドギャップの大きな材料を用いて障壁を高くしているが、このような構造で実際に使用できるほどの消光特性のとれた光変調器は、これまでに知られていない。

【0025】

また、光変調器の例ではないが、光導波層の上下をn型クラッド層で挟んだ例として、図16に示す断面構造を有する進行波型電極フォトダイオードがある(下記、非特許文献4を参照)。同図に示す進行波型電極フォトダイオード90では、電圧を印加した際に生ずる電流を抑制するために、光導波層93の上下面にn型AlGaAsクラッド層92と94を設けると共に、光導波層93として高抵抗GaAs(LTG-GaAs)を用いている。

【0026】

しかしながら、高抵抗GaAsとして、低温成長GaAsを用いているため、低温成長で導入された欠陥により光損失が生じるという問題がある。

【0027】

【非特許文献1】C.Rolland et al., 10Gbit/s, 1.56 μ m multiquantum well InP/InGaAsP Mach-Zehnder optical modulator, Electron Lett., 1993年、第29巻、第5号、p.471-472

【非特許文献2】R.Spickermann et al., GaAs/AlGaAs electro-optic modulator with bandwidth > 40GHz, Electron Lett., 1995年、第31巻、第11号、p.915-916

【非特許文献3】T.Y.Chang, et al., Novel modulator structure permitting synchronous band filling of multiple quantum wells and extremely large phase shifts, Electron Device Meeting 1989, Technical Digest, International, 3-6 Dec. 1989., p.737-740

【非特許文献4】Jin-Wei Shi and Chi-Kuang Sun, Design and Analysis of Long Absorption-Length Traveling-Wave Photodetectors, Journal of Lightwave Technology, 2000年12月、第18巻、第12号、p.2176-2187

【特許文献1】米国特許第5647029号明細書

【発明の開示】

【発明が解決しようとする課題】

【0028】

以上説明したように、現在検討されている半導体マッハツェンダ型光変調器は、集中定数型の変調器では、p型半導体部分での光損失が大きいこと、CR時定数による速度制限のため10Gbit/s以上の動作が困難であることが問題となる。また、進行波電極型の変調器では屈折率の変調効率が小さく、位相変調部の小型化ができないこと、動作電圧が高くなることが問題となる。

【0029】

本発明は、上記状況に鑑みてなされたもので、低電圧化、小型化及び高速化を同時に実現した半導体マッハツェンダ型光変調器、半導体位相変調器等の半導体光変調器を提供することを目的とする。

【課題を解決するための手段】

【0030】

上記課題を解決する第1の発明は、基板上に順次、半絶縁型クラッド層と、半導体光導波層と、半絶縁型クラッド層とが積層された層構造を有する半導体光変調器において、

少なくとも一方の前記半絶縁型クラッド層における、前記半導体光導波層との接触面と対抗する面を含む一部又は全部がn型クラッド層となっていることを特徴とする半導体光変調器である。

【0031】

半導体光導波層を挟む半絶縁型クラッド層の一方について、半導体光導波層との接触面に対抗する面を含んだ一部または半絶縁型クラッド層全部がn型クラッド層となっている場合と、半導体光導波層を挟む半絶縁型クラッド層の両方について、半導体光導波層との接触面に対抗する面を含んだ一部または半絶縁型クラッド層全部がn型クラッド層となっている場合（ただし、両方の半絶縁型クラッド層すべてがn型クラッド層となることはない。）とが例として挙げられる。

【0032】

すなわち、第1の例として、基板上に順次、n型クラッド層（以下n層という）、半絶縁型クラッド層（以下SI層という）、半導体光導波層（以下、光導波層という）、SI層、n層が積層される場合がある。第2の例として、基板上に順次、n層、SI層、光導波層、SI層が積層される場合がある。第3の例として、基板上に順次、SI層、光導波層、SI層、n層が積層される場合がある。第4の例として、基板上に順次、SI層、光導波層、n層が積層される場合がある。第5の例として、基板上に順次、n層、光導波層、SI層が積層される場合がある。第6の例として、基板上に順次、n層、光導波層、SI層、n層が積層される場合がある。第7の例として、基板上に順次、n層、SI層、光導波層、n層が積層される場合がある。

【0033】

上記課題を解決する第2の発明は、基板上に順次、n型クラッド層と、半絶縁型クラッド層と、半導体光導波層と、半絶縁型クラッド層と、n型クラッド層とが積層された層構造を有することを特徴とする半導体光変調器である。

【0034】

上記課題を解決する第3の発明は、基板上に順次、n型クラッド層と、半導体光導波層と、半絶縁型クラッド層と、n型クラッド層とが積層された層構造を有することを特徴とする半導体光変調器である。

【0035】

上記課題を解決する第4の発明は、基板上に順次、n型クラッド層と、半絶縁型クラッド層と、半導体光導波層と、n型クラッド層とが積層された層構造を有することを特徴とする半導体光変調器である。

【0036】

上記課題を解決する第5の発明は、第1ないし第4のいずれかの発明に係る半導体光変調器において、

導波路構造が、ハイメサ導波路構造またはリッジ導波路構造であることを特徴とする半導体光変調器である。

【0037】

ハイメサ導波路構造とは、半導体光導波層の下方（基板側に向かう方向）の層までエッチングすることにより形成される光導波路の構造である。リッジ導波路構造とは、半導体光導波層の上方（基板側から離れる方向）の層までエッチングすることにより形成される光導波路の構造である。

【0038】

上記課題を解決する第6の発明は、第1ないし第5のいずれかの発明に係る半導体光変調器において、

前記基板の直上のn型クラッド層または半絶縁型クラッド層と、前記基板に積層された最上層のn型クラッド層または半絶縁型クラッド層とに電極を接続し、電圧印加を行うことを特徴とする半導体光変調器である。

【0039】

第1の発明で説明した、第1、第6又は第7の例では、基板の直上及び基板に積層された最上層にはn型クラッド層が存在するため、両電極はこれらのn型クラッド層に接続する。また、第2～第5の例では、一方がn型クラッド層であり、他方が半絶縁型クラッド層であるため、一方の電極はn型クラッド層に、他方の電極は半絶縁型クラッド層に接続する。

【0040】

n型クラッド層が導電性を有し電極と同様の役割をも果たすため、半導体光導波層に電界を発生させる実質的な電極間隔は、実際の電極－電極間隔よりも小さくすることができる。

【0041】

上記課題を解決する第7の発明は、第6の発明に係る半導体光変調器において、前記電極は、コプレーナ導波線路構造を有することを特徴とする半導体光変調器である。

【0042】

上記課題を解決する第8の発明は、第1ないし第7のいずれかの発明に係る半導体光変調器において、

前記半導体光導波層と前記n型クラッド層とに挟まれた半絶縁型クラッド層は、ポテンシャル障壁であることを特徴とする半導体光変調器である。

【0043】

本発明の半導体光変調器は、n型クラッド層と半導体光導波層との間に半絶縁型クラッド層が挿入されているので、上記特許文献1に開示されている光変調器とは異なる。また、本発明の半導体光変調器は、高抵抗でない半導体光導波層（例えばノンドープ光導波層）を用い、さらに、この高抵抗でない半導体光導波層とn型クラッド層との間に半絶縁型クラッド層が挿入されているので、上記非特許文献4に開示されている進行波電極型フォトダイオードとも異なる。

【0044】

すなわち、本発明の半導体光変調器では、半導体光導波層の上下面の少なくとも一方に半絶縁型クラッド層を配し、かつ前記半導体光導波層の上面の半絶縁型クラッド層の上面又は前記半導体光導波層の下面の半絶縁型クラッド層の下面の少なくとも一方にn型ドープ層が配されている。このように、p型ドープ層を用いていないため、p型半導体の光吸収損失やp型電極の導体損失が無く、低損失な光導波路と進行波型電極構造を実現することができる。

【0045】

また、半導体光導波層の上下面の少なくとも一方に半絶縁型クラッド層を配することにより、半導体光導波層の上側及び下側の両方にn電極が存在しても、電流が流れることなく電圧印加が可能となっている。

【0046】

本発明では、従来の進行波型電極構造の半導体光変調器と比較して、電極層間の距離を $5\mu\text{m}$ 以下にすることが可能であるため、電界密度を大きくすることができる。このため屈折率の変調効率が大きく、位相変調部を小型化することができると共に、動作電圧を低くすることが可能である。また、進行波型電極構造をとることにより、集中定数電極のようにCR時定数に制限されることなく、 10Gbit/s 以上の高周波帯域でも動作が可能となる。

【0047】

本発明の半導体光変調器では、半導体光導波層としてノンドープ半導体層を用いることができる。すなわち、意図的にFe等の半絶縁性不純物をドープしたり、低温成長により高抵抗化を図らなくても良い。この場合には、光に対する損失が小さいという効果がある。本発明の半導体光変調器では、特に、半絶縁型クラッド層を半導体光導波層の上面又は下面（両層は必ず接しているでよろしいでしょうか）の一方のみに配した場合、半絶縁型クラッド層のポテンシャル障壁により半導体光導波層に大きな電界をかけることができる。

【0048】

上記課題を解決する第9の発明は、第1ないし第8のいずれかの発明に係る半導体光変調器を用いて構成することを特徴とする半導体位相変調器または半導体マッハツェンダ型光変調器である。

【0049】

従来のpin構造の変調器では、電界による屈折率変調を高効率で利用することができるが、p型半導体の光吸収損失やp型電極の導体損失、光と電界の速度不整合による進行波型電極構造の困難性等の問題があった。

【0050】

本発明は、上記第1から第8の発明に係る構造とすることにより、電界による屈折率変調を高効率に作用させながら、進行波型電極構造の採用が可能となる。

【発明の効果】

【0051】

本発明に係る半導体光変調器では、当該半導体光変調器の光導波層の上下に存在するSIクラッド層の少なくとも一部をn型ドープ層とした（ただし、上下のSIクラッド層すべてがn型ドープ層となることはない。）。p型ドープ層を用いていないため、p型半導体の光吸収損失や導体損失が無く、低損失な光導波路と進行波型電極構造を実現することができる。また光導波層の少なくとも一方にSIクラッド層を配設することによって、光導波層への電子の流れ込みを防止しつつ電圧印加が可能となっている。

【0052】

本発明に係る半導体光変調器では、従来の進行波型電極構造の半導体光変調器と比べ、電極層間の距離を $5\mu\text{m}$ 以下にすることが可能であるため光導波層における電界密度を大きくすることができる。このため、屈折率の変調効率が大きく、位相変調部を小型化することができるとともに、動作電圧を低くすることが可能である。

【0053】

また、進行波型電極構造を採用することによって、集中定数電極のようにCR時定数に制限されることなく 10Gbit/s 以上の高周波帯域でも動作が可能でありながら、変調効率が高いため素子の小型化、低電圧化が可能であるという効果がある。

【発明を実施するための最良の形態】

【0054】

<第1の実施形態>

図1は、第1の実施形態に係るInP系多重量子井戸半導体光変調器の導波路の概略断面図であり、導波路における電界印加部分の断面構造を示してある。

【0055】

本実施形態に係る半導体光変調器では、SI-InP基板11上にn-InPクラッド

層 12、光導波層 13、S I - I n P クラッド層 14、n - I n P クラッド層 15 を順次積層させ、光導波路構造をエッチングプロセスにより作製する。

【0056】

このエッチングプロセスの際に、光導波層 13 の下（本実施形態では、光導波層 13 の下層である n - I n P クラッド層 12）までエッチングすることにより、ハイメサ導波路構造とした。

【0057】

なお、導波路構造としては、光導波層の上でエッチングを止めるリッジ導波路構造を採用することも可能である。図 2 は、リッジ導波路構造を適用した例を示した図であり、光導波層 23 の上層である S I - I n P クラッド層 24 までエッチングすることにより形成した。

【0058】

また、n - I n P クラッド層 15 の上面に電極 16 を、n - I n P クラッド層 12 の上面にグランド電極 17 を設置した。ここで、両電極間に高周波信号を印加するため、電極構造としては、2 つのグランド電極 17 の間に電極 16 が挟まれた構造であるコプレーナ導波線路（C P W）構造を採用した。

【0059】

グランド電極は、光導波層の下層である n - I n P クラッド層に接続させる必要がある。このため、図 2 に示すリッジ導波路構造においては、S I - I n P クラッド層 24 の表面から n - I n P クラッド層 22 まで溝を形成しグランド電極 27 を設置することにより、グランド電極 27 と n - I n P クラッド層 22 とを接続している。

【0060】

グランド電極 27 と n - I n P クラッド層 22 とを接続する際には、グランド電極 27 と光導波層 23 とが接触するため、電圧印加時に電子が光導波層 23 に流れ込み、電気光学特性が劣化する可能性がある。しかしながら、光導波層 23 はノンドープ層（i - I n P）であるため、グランド電極 27 と n - I n P クラッド層 22 との接続部分（溝）をリッジ導波路部分から十分に離れた場所に形成することにより、当該問題を解消することができる。

【0061】

動作時には、電極 16 とグランド電極 17 との間に電圧を印加することにより、光導波層 13 に信号電界（図 1 において、矢印で図示）を発生させる。ここで、本実施形態では、n - I n P クラッド層 15 と n - I n P クラッド層 12 とが導電性を有し電極と同様の役割をも果たすため、光導波層 13 に電界を発生させる電極の間隔は、実質的には n - I n P クラッド層 15 と n - I n P クラッド層 12 との間隔となる。

【0062】

このため、本実施形態では従来例（図 13 参照）と比較して実質的な電極間隔を小さくすることができ、光導波層 13 中の電界密度を増加させ、高効率の電気光学効果を得ることができる。

【0063】

次に、実質的な電極間隔を決定する、光導波路 13 と S I - I n P クラッド層 14 との層厚、特に、S I - I n P クラッド層 14 の層厚について説明する。

【0064】

電極 16 及びグランド電極 17 を介して、n - I n P クラッド層 15 と n - I n P クラッド層 12 との間に印加可能な電圧値は、2 つの n 型半導体層の間に挟まれた S I - I n P クラッド層 14 の耐圧により決定される。図 3 は、S I - I n P クラッド層の厚さと耐圧の関係図である。

【0065】

同図に示すように、S I - I n P クラッド層 14 の層厚が $0.5 \mu\text{m}$ では $\pm 2.5 \text{ V}$ 、層厚 $1.0 \mu\text{m}$ では $\pm 7.0 \text{ V}$ 、層厚 $2.0 \mu\text{m}$ では $\pm 25 \text{ V}$ の耐圧であることが分かる。

【0066】

ここで、本実施形態では、従来例に係る半導体光変調器（図13参照）と比較して実質的な電極間隔（ n - $I n P$ クラッド層15と n - $I n P$ クラッド層12との間隔）が小さいため、比較的低い印加電圧でも高密度の電界を発生させることが可能であり、高い効率で電気光学効果を利用することが可能となっている。

【0067】

高い効率で電気光学効果を利用することができる結果、 $S I$ - $I n P$ クラッド層14の層厚を小さくして n - $I n P$ クラッド層15と n - $I n P$ クラッド層12との間隔を更に小さくすることができる。

【0068】

従来例に係る半導体光変調器では、電極間隔が約 $9 \mu m$ と大きく、またこれに伴い高電圧（28V程度）を印加する必要があったが、本実施形態では、実質的な電極間隔を小さくし、電気光学効果の効率を向上させることができるため、駆動電圧の低電圧化、素子の小型化等を実現することが可能となる。

【0069】

また、光導波層13と電極16までの距離は、約 $1 \mu m$ 以下となると電極16を構成する金属による信号光のロスが増大するため、この距離は $1 \mu m$ 以上にすることが望ましい。

【0070】

光導波層13から電極16までの距離は、 n - $I n P$ クラッド層15と $S I$ - $I n P$ クラッド層14の層厚で決定される。本実施形態では、電気光学効果の効率を向上させるために $S I$ - $I n P$ クラッド層14の層厚を小さくした場合であっても、 n - $I n P$ クラッド層15の層厚を調整（大きく）することにより、光導波層13から電極16までの距離を $1 \mu m$ 以上に維持することができる。このため、電極16による光損失を防止しながら、高い効率で電気光学効果を利用することができる位相変調部とすることが可能である。

【0071】

図4a及び図4bは、第1の実施形態に係る $I n P$ 系光変調器のバンドダイアグラムを示す図である。図4aは、電圧を印加しない状態のバンドダイアグラムであり、図4bは、電圧を印加した状態のバンドダイアグラムである。これらの図には、図面右側から、 $S I$ - $I n P$ 基板上に順次積層した n - $I n P$ クラッド層12と、光導波層13と、 $S I$ - $I n P$ クラッド層14と、 n - $I n P$ クラッド層15とからなる構造に対応する形態にてバンド構造を示してある。また、ここでは、光導波層13が、バンドギャップ波長1370nmのノンドープ多重量子井戸層（MQW）13aと、その上下に配されたバンドギャップ波長1300nmのノンドープ $I n G a A s P$ 光閉じ込め層13bとからなる場合を示している。

【0072】

$S I$ - $I n P$ クラッド層14のバンド構造は、ドープされた $F e$ 原子が深い準位でイオン化したアクセプタとして働き、その電荷によりバンドが曲がり、電子1に対するポテンシャルバリアを形成している。このバリアにより、電子1の漏れ電流を防ぐことができるため、電圧印加時にも電流が漏れることなく効率的に光導波層13に電界を印加することができる。

【0073】

なお、本発明はこれに限られず、光導波層13と電極16との間を $S I$ - $I n P$ クラッド層のみとしてもよい。また、光導波層13と電極16との間を n - $I n P$ クラッド層とすると共に n - $I n P$ クラッド層12の代わりに $S I$ - $I n P$ クラッド層としてもよい。更に、光導波層13と電極16との間を n - $I n P$ クラッド層とすると共に n - $I n P$ クラッド層12の代わりに $S I$ - $I n P$ クラッド層と n - $I n P$ クラッド層との積層構造（光導波層13の直下を $S I$ - $I n P$ クラッド層とする）としてもよい。

【0074】

以上、図1に示すハイメサ導波路構造を有する半導体光変調器に基づいて、本実施形態

の説明をしたが、図2に示すリッジ導波路構造を有する半導体光変調器であっても同様の効果を得ることができる。

【0075】

<第2の実施形態>

図5は、第2の実施形態に係るマッハツェンダ型光変調器の概略外觀図である。同図に示すように、マッハツェンダ型光変調器60は、基板上に形成された、入力光を二分する 2×2 多モード干渉型(MMI)カップラ68aと、二分された光の位相を印加された電圧に基づいてそれぞれ変調する2本の位相変調導波路69a, 69bと、変調された光を合波する 2×2 多モード干渉型カップラ68bと、位相変調導波路69a, 69bに電界を印加する信号電極66及びグランド電極67とから構成される。ここで、位相変調導波路69a, 69bの長さLは3mmとした。

【0076】

図6は、本実施形態に係るマッハツェンダ型光変調器の位相変調導波路の概略断面図である。同図に示すように、位相変調導波路69a, 69bは、S I - I n P基板61の上にn - I n Pクラッド層62と、MQW及びその上下面に配されたI n G a A s P光閉じ込め層からなる光導波層63と、S I - I n Pクラッド層64と、n - I n Pクラッド層65とが順次積層された構造になっており、導波路メサ上部には信号電極66が、メサ底部(n - I n Pクラッド層62上)にはグランド電極67が設けられている。

【0077】

MQWの吸収波長は1370nmであり、信号光の1550nmから十分離れた波長である。また、導波路のメサ幅は2.0 μ m、メサ高さは3.0 μ m、S I - I n Pクラッド層64の層厚は1.0 μ mとした。

【0078】

図7は、本実施形態に係るマッハツェンダ型光変調器の位相変調導波路の電圧-電流特性を示すグラフである。同図(a)は、印加した電圧と漏れ電流の関係を示しており、同図(b)は、同図(a)の電圧0V以上の領域において漏れ電流を対数表示で示してある。同図から分かるように、位相変調導波路69a, 69bは、漏れ電流の非常に少ない ± 15 V程度の電圧耐性を有しており、光導波層63とS I - I n Pクラッド層64に効果的に電圧印加がなされていることが分かる。

【0079】

これは、層厚1.0 μ mのS I - I n Pクラッド層64が、漏れ電流200 μ A以下の高いポテンシャル障壁特性を有しているためである。なお、S I - I n Pクラッド層64のF e ドープ量を、第1の実施形態におけるS I - I n Pクラッド層14(図1を参照)のF e ドープ量に比べて多くしたため、耐電圧は約2倍に向上している。

【0080】

以上より、S I - I n Pクラッド層をポテンシャルバリアとして用いることにより、BR AQWET構造によるp型半導体のバリアに比べ、製作が非常に容易で、電圧耐性も高い良質なバリアを形成することができる。すなわち、BR AQWET構造では、耐電圧が ± 2 V程度であるのに対して、S I - I n Pクラッド層をポテンシャルバリアとして用いることにより、約 ± 15 Vもの耐電圧を得ることができる。

【0081】

また、BR AQWET構造は、MQWへの電子の注入により、吸収係数の変化あるいは屈折率の変化を利用する構造となっているが、第1及び第2の実施形態では、光導波層への電圧印加によるポッケルス効果を利用する方法を用いている。この方法によれば、BR AQWET構造で用いられる方法よりも屈折率の変化は小さいものとなるが、その波長依存性は小さく、また光変調器に広く要求される特性を満たすことができる。

【0082】

上記特許文献1では、BR AQWET構造を用いるものの他には、MQWの構造に触れたものはないが、第1及び第2の実施形態の導波路構造は、半絶縁型半導体を電流の流れを阻止する層として用いることを主な特徴としている。また、光導波層に電子を注入するのでは

なく、電圧印加によるポッケルス効果を利用することを目的としており、上記特許文献1に記載された光変調器とは素子の構造、動作原理が全く異なる。

【0083】

図8a及び図8bは、第2の実施形態に係るマッハツェンダ型光変調器の電圧印加時の透過光強度の変化を示すグラフであり、入力光の波長を1520nm～1620nmに変化させて各波長における透過光強度の変化を示してある。図8aは図8bにおける逆バイアス電圧6V以下の領域の拡大図である。これらの図から分かるように、本実施形態に係るマッハツェンダ型光変調器では、入力光波長1530nm～1570nmの40nmに亘る波長域において、15dB以上の消光比が得られ、逆バイアス電圧2.2Vの同一動作条件で波長に依存しない動作が可能である。

【0084】

また、これらの図からは、逆バイアス電圧2V π での透過光強度の劣化も見られない。この特性は、光導波路領域での光吸収がほとんどない波長域における使用から得られる特性である。BRAQWET構造のようなバンド準位の変化を利用する構造では、入力光波長とバンド準位が密接に関係しているため、このような特性は得ることができない。

【0085】

光導波路の吸収端波長を入力光波長から十分に離すと共に、ポッケルス効果を利用する構造としたことで、上述する特性を得ることができる。また、従来のショットキー電極型変調器の位相変調導波路の長さはおよそ10mmである。これに対して、本実施形態では、電界印加領域を小さくしたことにより、高効率で位相変調を行うことができるため、3mmという短い位相変調導波路でも十分に信号光を変調することが可能となる。

【0086】

次に、本実施形態に係るマッハツェンダ型光変調器における高速駆動特性について説明する。本発明に係る光変調器の光導波路は2つの電極に接する半導体層がn型半導体であり、p型半導体層を使用していないため、p型半導体層に起因する電界ロスや、光の吸収ロスを回避することができる。また、導波路層の幅や、光導波層とS I - I n Pクラッド層とからなる電界印加領域の厚さを制御して光導波路の容量成分を調整することにより、電気信号と信号光の速度条件やインピーダンス条件を整合させることができる。速度条件及びインピーダンス条件が整合した進行波型電極構造を採用することで、高速電気信号により光を変調する高速光変調器を実現することができる。

【0087】

図9a、図9b及び図9cは、本実施形態に係るマッハツェンダ型光変調器の高周波信号駆動特性を示すグラフである。図9aには、高周波電気信号と光変調信号の応答特性を示す小信号周波数特性を示す。同図から分かるように、周波数応答が3dBダウンする小信号周波数帯域は40GHzであり、40Gb/sの変調に十分な帯域が得られている。また、図9bには、40Gb/sにおけるアイダイアグラムを示す。同図から分かるように、明確なアイ開口を確認することができ、高速な光変調が可能となっている。図9cには、40Gb/sで変調した際のビットエラーレートを測定した結果を示す。同図から分かるように、エラーフリー動作が実現できており、本実施形態に係るマッハツェンダ型光変調器が高速光変調器として有用なことが分かる。

【0088】

次に、本実施形態に係るマッハツェンダ型光変調器における速度整合条件、インピーダンス整合条件のメサ幅に対するトレランスについて説明する。速度整合及びインピーダンス整合は、変調器の光導波路の容量成分を制御することで得られる。ここで、光導波路の容量成分は、導波路層の幅や、光導波層とS I - I n Pクラッド層とからなる電界印加領域の厚さを制御することにより調整することができる。電界印加領域の厚さは、半導体層の層厚なので、エピタキシャル成長により数十オングストローム単位での精密な制御が可能である。一方、導波路層の幅は、半導体表面のエッチングにより制御するため、0.1 μ m単位での加工誤差が発生する。

【0089】

図10aは、半絶縁層厚 $0.8\mu\text{m}$ 、 $1.0\mu\text{m}$ 、 $1.2\mu\text{m}$ の光導波路について、速度整合条件のメサ幅トレランスを計算により求めた結果を示したグラフである。また、図10bは、半絶縁層厚 $0.8\mu\text{m}$ 、 $1.0\mu\text{m}$ 、 $1.2\mu\text{m}$ の光導波路について、インピーダンス整合条件のメサ幅トレランスを計算により求めた結果を示したグラフである。

【0090】

詳細には、図10aには、一定の厚さの半絶縁層を有する光導波路の幅（グラフ横軸）と、この光導波路に電気信号を与える際の電気信号の速度（グラフ縦軸）との関係が示されている。同図によれば、導波路幅が大きくなるほど電気信号の速度が遅くなることがわかると共に、半絶縁層の厚さが大きくなるほど電気信号の速度が速くなることが分かる。この結果、同図から分かるように、半絶縁層厚 $1.0\mu\text{m}$ の光導波路が速度整合条件を満たす、すなわち、電気信号の速度と導波路を伝播する信号光の速度（ $9.29 \times 10^7 \text{ m/s}$ ）が一致するのは、導波路幅が $2.1\mu\text{m}$ のときである。

【0091】

ここで、 40 Gbit/s までの速度における光変調特性を考慮したとき、 3 mm の位相変調領域を通過した後の信号光と 3 mm の信号電極66を通過した後の電気信号との速度不整合による位相長のずれとしては、 $150\mu\text{m}$ まで許容することができる。また、許容できる $150\mu\text{m}$ の位相長のずれを電気信号の許容速度範囲に換算すると $8.83 \times 10^7 \text{ m/s} \sim 9.75 \times 10^7 \text{ m/s}$ となる。

【0092】

この結果、速度整合を満たすための導波路幅トレランスは、速度が完全に整合する $2.1\mu\text{m}$ の $\pm 0.3\mu\text{m}$ である $1.8\mu\text{m} \sim 2.4\mu\text{m}$ となる。このトレランスは、加工精度に対して十分に広いため、多少の加工誤差があっても歩留まりの良い光変調器が作製可能となる。

【0093】

また、図10bには、一定の厚さの半絶縁層を有する光導波路の幅（グラフ横軸）と、この光導波路に電気信号を与える信号電極66の特性インピーダンス（グラフ縦軸）との関係が示されている。同図によれば、導波路幅が大きくなるほど特性インピーダンスが低下すると共に、半絶縁層の厚さが大きくなるほど特性インピーダンスが大きくなることが分かる。この結果、同図から分かるように、半絶縁層厚 $1.0\mu\text{m}$ の光導波路がインピーダンス整合条件を満たす、すなわち、信号電極66の特性インピーダンスがマッハツェンダ型光変調器60に接続される周辺デバイスのインピーダンス 50Ω と一致するのは、導波路幅 $2.1\mu\text{m}$ のときである。

【0094】

ここで、デバイス同士の接続に際して、 5Ω 程度のインピーダンスのずれは光変調特性に影響を及ぼさないことを考慮すると、信号電極66の特性インピーダンスとしては、 $45\Omega \sim 55\Omega$ の範囲で許容することができる。この結果、インピーダンス整合条件を満たすための導波路幅トレランスは、インピーダンスが完全に整合する $2.1\mu\text{m}$ の $\pm 0.35\mu\text{m}$ 程度の $1.75\mu\text{m} \sim 2.45\mu\text{m}$ となる。このトレランスも、加工精度に対して十分に広いため、加工誤差により受ける影響が小さく、高速変調可能な光変調器を容易に作製することができる。

【0095】

従来の半導体マッハツェンダ型光変調器について、集中定数型の光変調器では、p型半導体部分での光損失が大きいこと、CR時定数による速度制限のため 10 Gbit/s 以上の動作が困難であることが問題となる。また、進行波電極型の光変調器では、屈折率の変調効率が小さく、位相変調部の小型化が困難なこと、動作電圧が高くなることが問題となる。

【0096】

これに対して、上述するように、本発明に係る半導体マッハツェンダ型光変調器及び位相変調器では、2つのn型ドーパクラッド層の間に、半導体光導波層とSIクラッド層とを挟み込んだ層構造を有し、p型ドーパ層を用いていないため、p型半導体の光吸収損失

や p 型電極の導体損失がなく、p 型ドープ層に起因する問題が解消された光導波路や進行波型電極構造を実現することができる。

【0097】

また、従来の進行波型電極構造を有する半導体マッハツェンダ型光変調器と比較して、電極層間の距離を $5\mu\text{m}$ 以下にすることが可能であるため、電界密度を大きくすることができる。このため、屈折率の変調効率が大きくなり、位相変調部を小型化することができると共に、動作電圧を低くすることが可能である。

【0098】

また、進行波型電極構造をとることによって、CR 時定数に制限されることなく、10 Gbit/s 以上の高周波帯域でも動作が可能でありながら、変調効率が高いため素子の小型化、低電圧化が可能であるという効果を得ることができる。

【0099】

<第3の実施形態>

図11は、第3の実施形態に係る InP 系多重量子井戸半導体光変調器の導波路の概略断面図であり、導波路における電界印加部分の断面構造を示してある。

【0100】

本実施形態に係る半導体光変調器では、SI-InP 基板 41 上に n-InP クラッド層 42、SI-InP クラッド層 48、光導波層 43、SI-InP クラッド層 44、n-InP クラッド層 45 を順次積層させ、光導波路構造をエッチングプロセスにより作製する。

【0101】

本実施形態では、光導波層 43 と n-InP クラッド層 42 との間に SI-InP クラッド層 48 を設け、光導波層 43 を SI-InP クラッド層 48、44 により挟み込む積層構造とした点において第1の実施形態と異なる。

【0102】

このエッチングプロセスの際に、光導波層 43 の下（本実施形態では、n-InP クラッド層 42）までエッチングすることにより、ハイメサ導波路構造とした。

【0103】

なお、導波路構造としては、光導波層の上でエッチングを止めるリッジ導波路構造を採用することも可能である。図12は、リッジ導波路構造を適用した例を示した図であり、光導波層 53 の上層である SI-InP クラッド層 54 までエッチングすることにより形成した。

【0104】

また、n-InP クラッド層 45 の上面に電極 46 を、n-InP クラッド層 42 の上面にグランド電極 47 を設置した。ここで、両電極間に高周波信号を印加するため、電極構造としては、2つのグランド電極 47 の間に電極 46 が挟まれた構造であるコプレーナ導波線路 (CPW) 構造を採用した。

【0105】

グランド電極は、光導波層の下側にある n-InP クラッド層に接続させる必要がある。このため、図12に示すリッジ導波路構造においては、SI-InP クラッド層 54 の表面から n-InP クラッド層 52 まで溝を形成しグランド電極 57 を設置することにより、グランド電極 57 と n-InP クラッド層 52 とを接続している。

【0106】

グランド電極 57 と n-InP クラッド層 52 とを接続する際に、グランド電極 57 と光導波層 53 とが接触する問題については、第1の実施形態で説明したとおりである。

【0107】

動作時には、電極 46 とグランド電極 47 との間に電圧を印加することにより、光導波層 43 に信号電界（図11において、矢印で図示）を発生させる。ここで、第3の実施形態においても、n-InP クラッド層 45 と n-InP クラッド層 42 とが導電性を有し電極と同様の役割をも果たすため、実質的な電極間隔を小さくすることができ、高効率の

電気光学効果を得ることができる。

【0108】

また、実質的な電極間隔（ n - INP クラッド層45と n - INP クラッド層42との間隔）が小さいため、比較的低い印加電圧でも高密度の電界を発生させることが可能であり、駆動電圧の低電圧化、素子の小型化等を実現することが可能となる。

【0109】

ただし、本実施形態では、第1の実施形態と比較して、実質的な電極間隔が SI - INP クラッド層48の分だけ大きいので、電気光学効果の効率面等からは第1の実施形態の方が優れている。しかしながら、第3の実施形態では、 SI - INP クラッド層48を設け、光導波層43を SI - INP クラッド層44、48により挟み込む積層構造としたことにより、第3の実施形態に係る半導体光変調器は、電圧の印加方向が一方向に限定されないもので利便性が高いという優れた機能を有している。

【0110】

なお、光導波層43と電極46までの距離については、第1の実施形態と同様であり、 $1\mu m$ 以上が望ましい。また、電気光学効果の効率を向上させるために SI - INP クラッド層44の層厚を小さくした場合であっても、 n - INP クラッド層45の層厚を調整（大きく）することにより、光導波層43から電極46までの距離を $1\mu m$ 以上に維持することができる。このため、電極46による光損失を防止しながら、高効率な電気光学効果を利用することができる位相変調部とすることが可能である。

【0111】

なお、本発明はこれに限られず、光導波層43と電極46との間を SI - INP クラッド層のみとしてもよい。また、これ逆に、 n - INP クラッド層42の部分も SI - INP クラッド層とし、光導波層43と SI - INP 基板41との間を SI - INP クラッド層のみとしてもよい。

【0112】

以上、図11に示すハイメサ導波路構造を有する半導体光変調器に基づいて、第3の実施形態の説明をしたが、図12に示すリッジ導波路構造を有する半導体光変調器であっても同様の効果を得ることができる。

【図面の簡単な説明】

【0113】

【図1】第1の実施形態に係る半導体光変調器の電界印加部分の導波路（ハイメサ構造）の概略断面図である。

【図2】第1の実施形態に係る半導体光変調器の電界印加部分の導波路（リッジ構造）の概略断面図である。

【図3】 SI 半導体層の厚さと耐圧との関係図である。

【図4a】第1の実施形態に係る半導体光変調器のバンドダイアグラムであり、無電界の状態を示す。

【図4b】第1の実施形態に係る半導体光変調器のバンドダイアグラムであり、電界を印加した状態を示す。

【図5】第2の実施形態に係るマッハツェンダ型光変調器の概略外観図である。

【図6】第2の実施形態に係るマッハツェンダ型光変調器の位相変調導波路部分の概略断面図である。

【図7】第2の実施形態に係るマッハツェンダ型光変調器の位相変調導波路の電圧-電流特性を示すグラフである。

【図8a】第2の実施形態に係るマッハツェンダ型光変調器の電圧印加時の透過光強度特性を示した図である。

【図8b】第2の実施形態に係るマッハツェンダ型光変調器の電圧印加時の透過光強度特性を示した図である。

【図9a】第2の実施形態に係るマッハツェンダ型光変調器の小信号応答特性を示した図である。

【図9b】第2の実施形態に係るマッハツェンダ型光変調器の40Gbit/sアイダイアグラムを示した図である。

【図9c】第2の実施形態に係るマッハツェンダ型光変調器の40Gbit/sエラーレートを示した図である。

【図10a】第2の実施形態に係る進行波型電極付きマッハツェンダ型光変調器の速度整合条件のメサ幅依存性を示した図である。

【図10b】第2の実施形態に係る進行波型電極付きマッハツェンダ型光変調器のインピーダンス整合条件のメサ幅依存性を示した図である。

【図11】第3の実施形態に係る半導体光変調器の電界印加部分の導波路（ハイメサ構造）の概略断面図である。

【図12】第3の実施形態に係る半導体光変調器の電界印加部分の導波路（リッジ構造）の概略断面図である。

【図13】従来の進行波型電極構造の半導体光変調器の電界印加部分の導波路の概略断面図である。

【図14】従来の進行波型電極構造の半導体光変調器の他の例であり、当該光変調器に係る電界印加部分の導波路の概略断面図である。

【図15】BRAQWET層のバンド構造を示す図であり、同図（a）は電圧を印加していない状態であり、同図（b）は電圧を印加した状態を示す図である。

【図16】光導波層の上下をn型クラッド層で挟んだ構造を有する進行波型電極フォトダイオードの概略断面図である。

【符号の説明】

【0114】

1 電子

11, 21, 41, 51, 61 S I - I n P 基板

12, 22, 42, 52, 62 n - I n P クラッド層

13, 23, 43, 53, 63 光導波層

13a 多重量子井戸層

13b I n G a A s P 光閉じ込め層

14, 24, 44, 54, 64 S I - I n P クラッド層

15, 25, 45, 55, 65 n - I n P クラッド層

16, 26, 46, 56, 66 電極

17, 27, 47, 57, 67 グランド電極

48, 58 S I - I n P クラッド層

68a, 68b 2×2 多モード干渉型カップラ

69a, 69b 位相変調導波路

60 マッハツェンダ型光変調器

71 S I - I n P クラッド層

72 光導波層

73 S I - I n P クラッド層

74 グランド電極

75 ショットキー電極

80 光変調器

81 S I - I n P 基板

82 n 型 I n A l A s 下部クラッド層

83 光導波層

84 n 型 I n A l A s 上部クラッド層

85, 86 電極

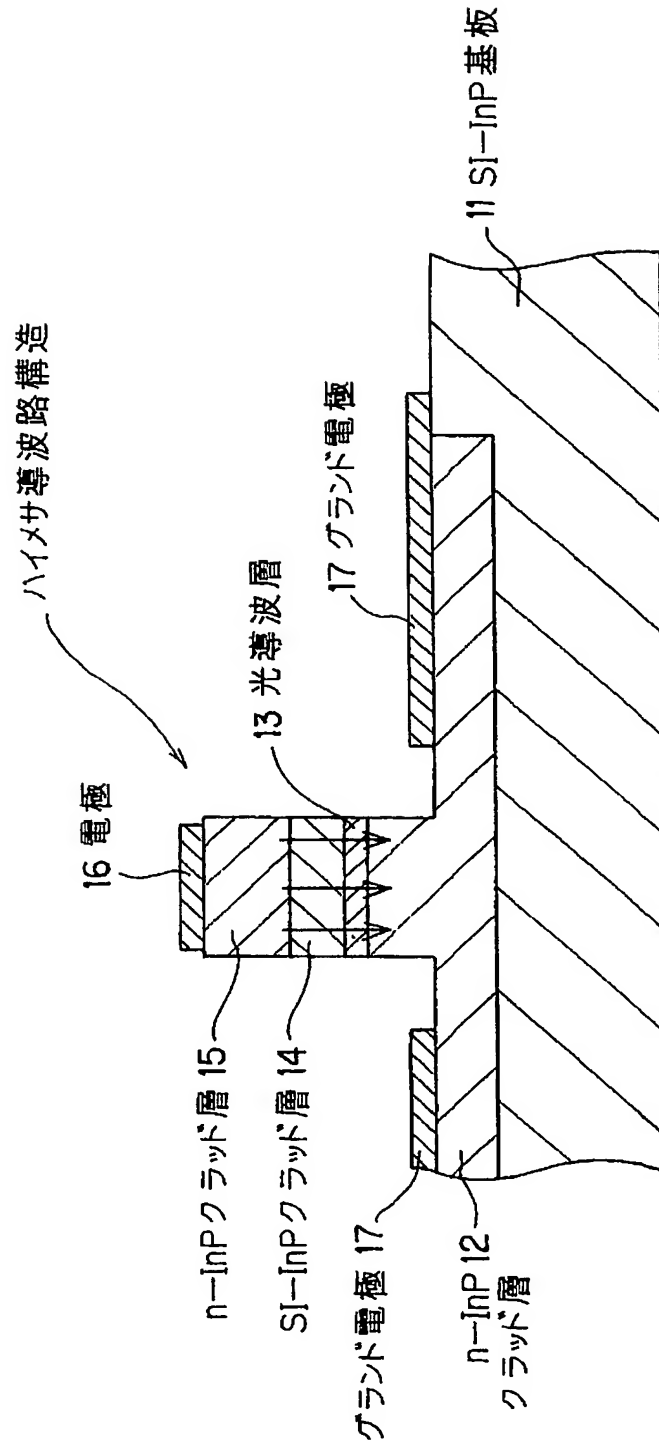
90 進行波電極型フォトダイオード

91 S I - G a A s 基板

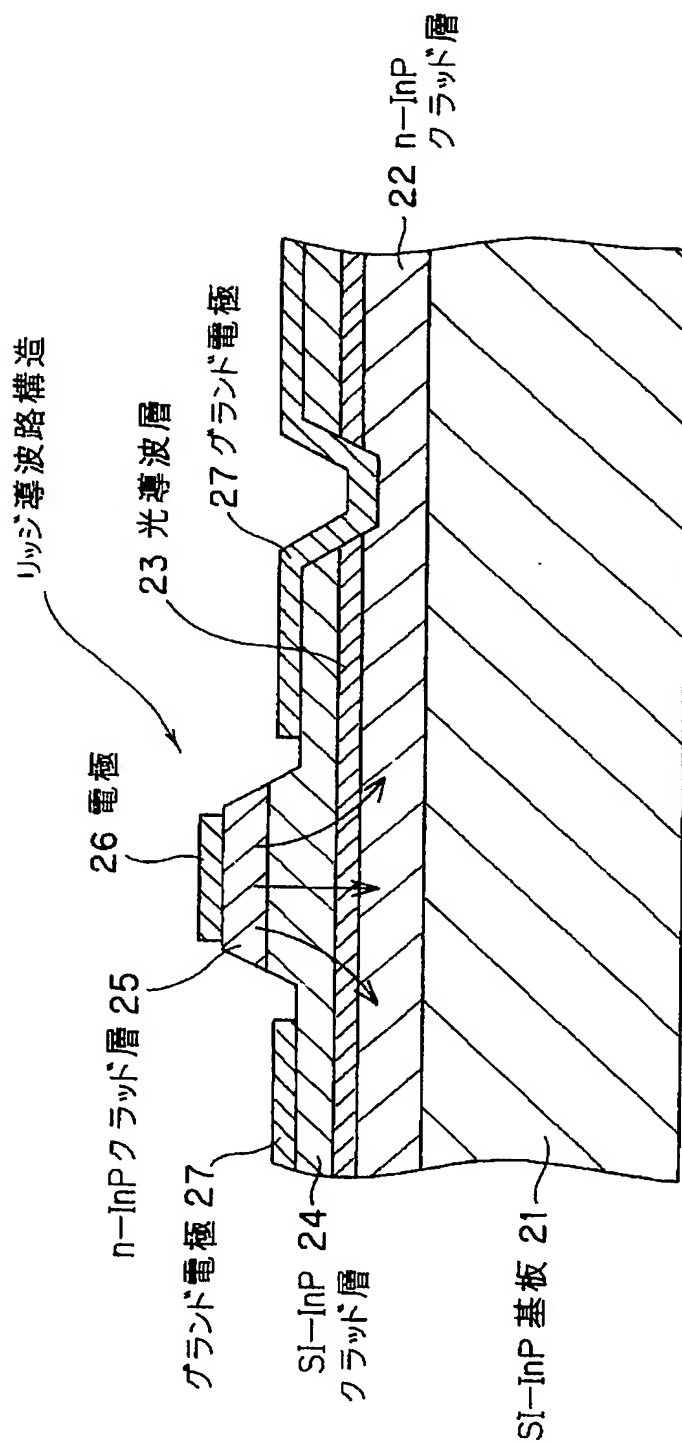
92 n 型 A l G a A s クラッド層

9 3 光導波層（高抵抗 G a A s）
9 4 n 型 A l G a A s 下部クラッド層
95, 96 電極

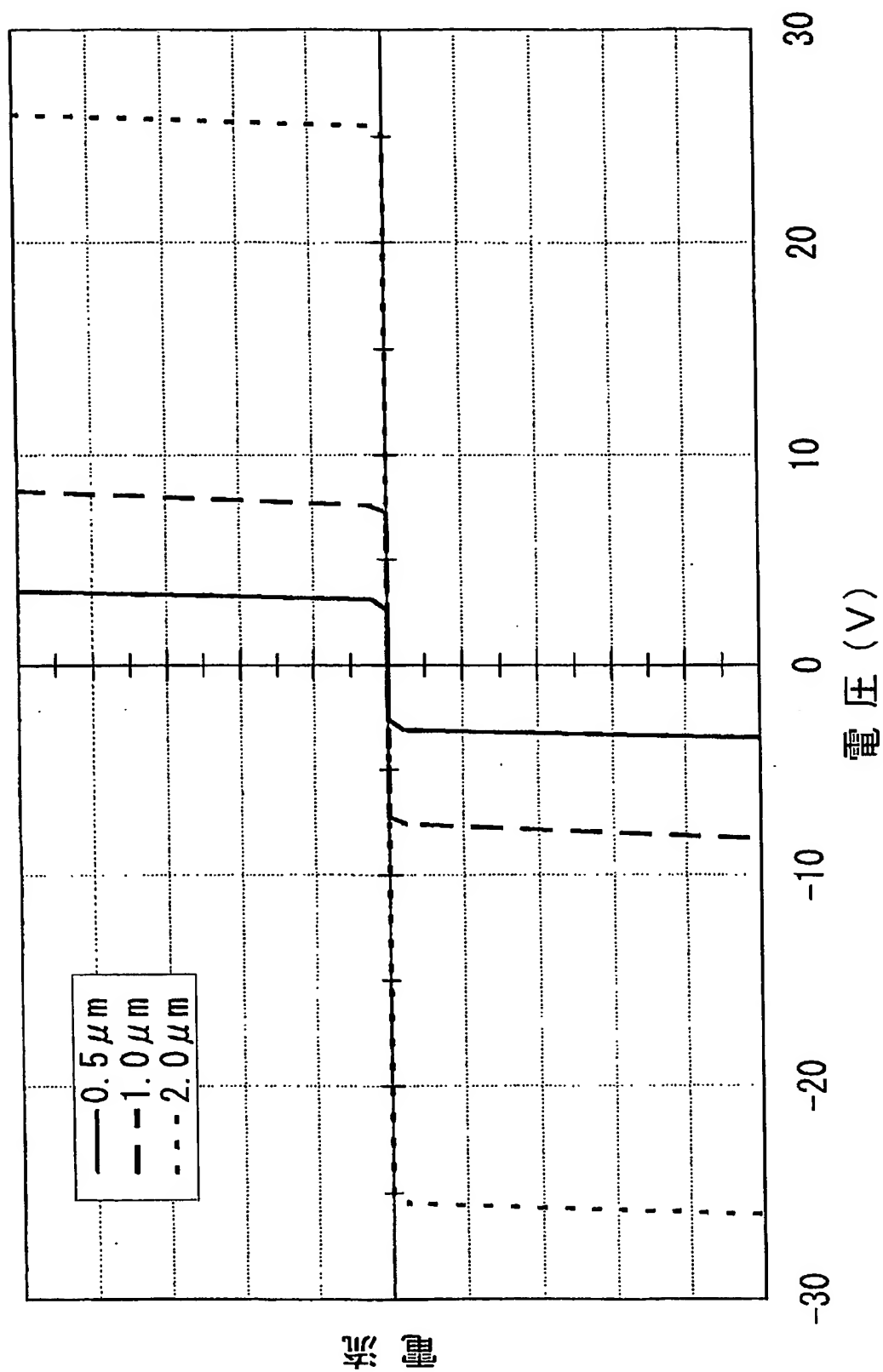
【書類名】 図面
【図 1】



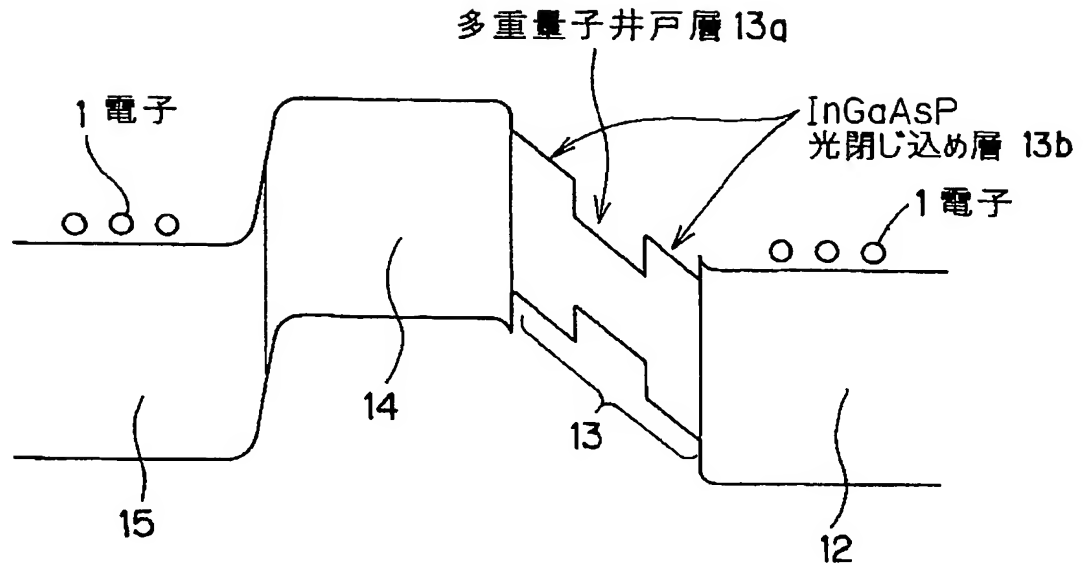
【図 2】



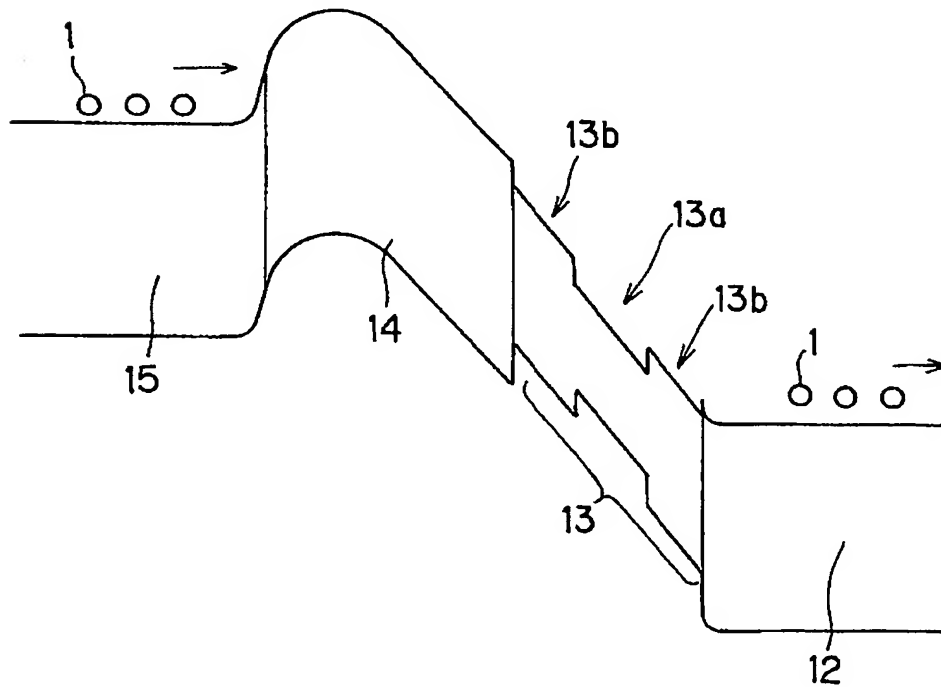
【図 3】



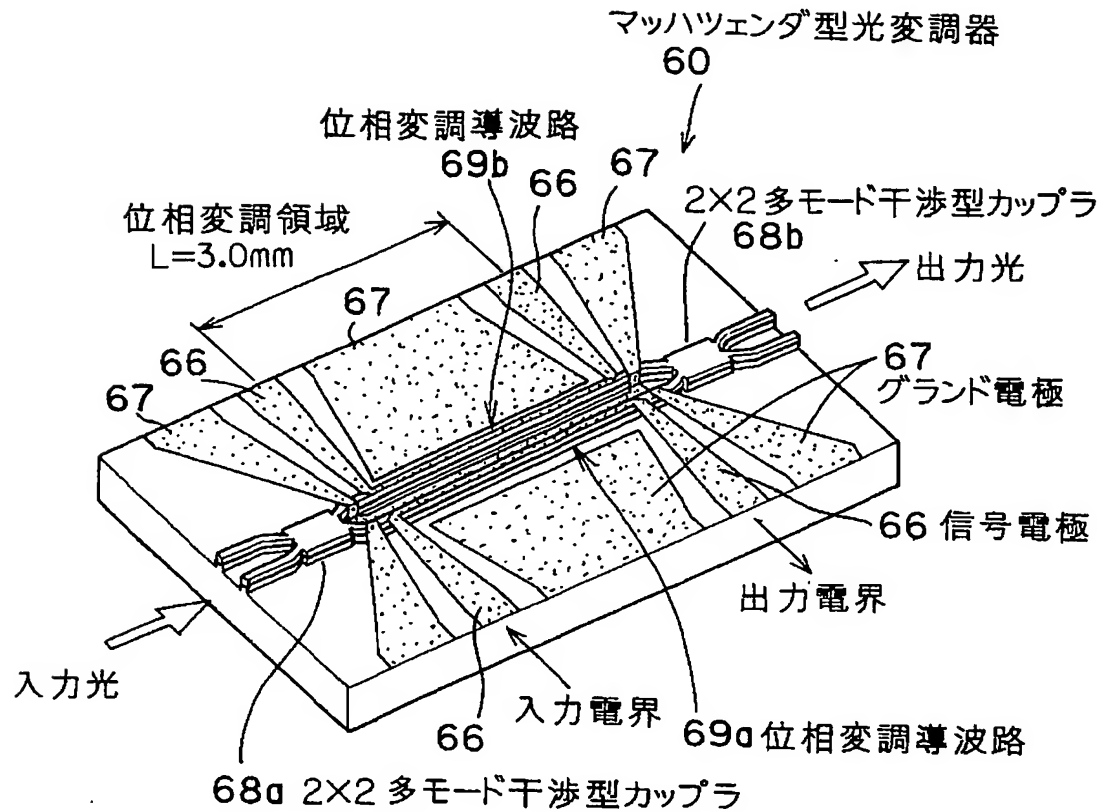
【図 4 a】



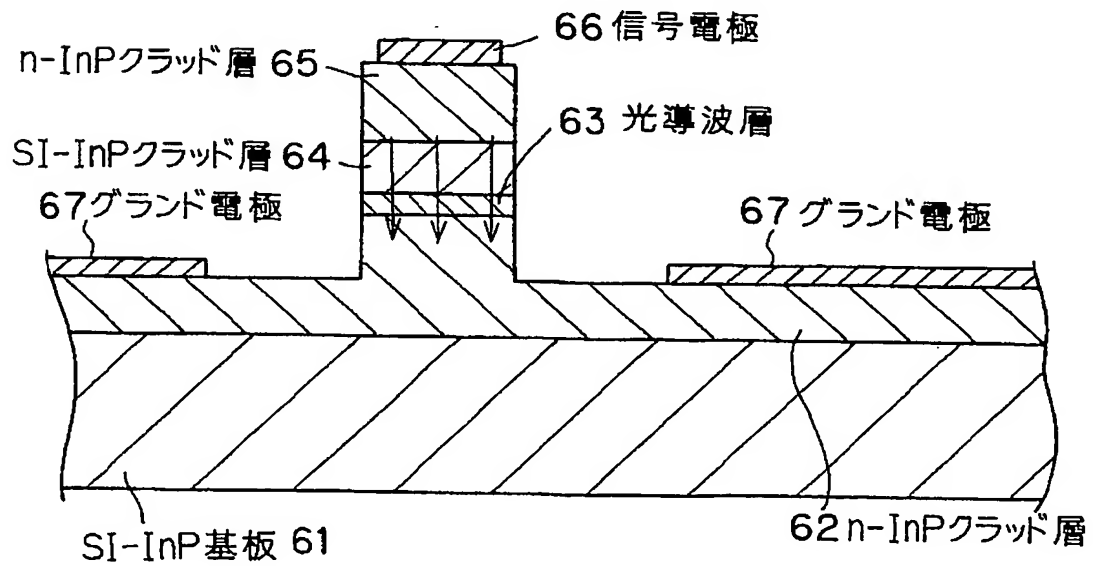
【図 4 b】



【図5】

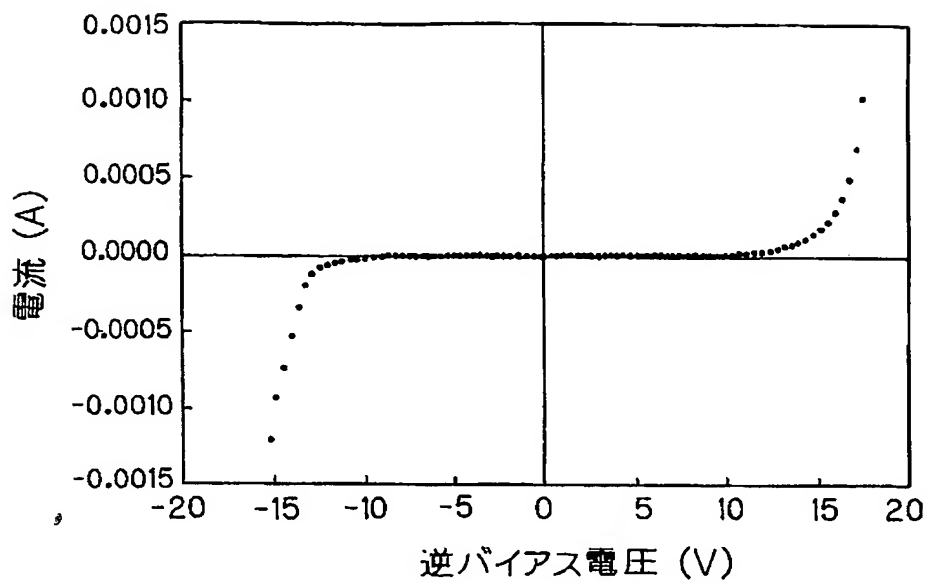


【図6】

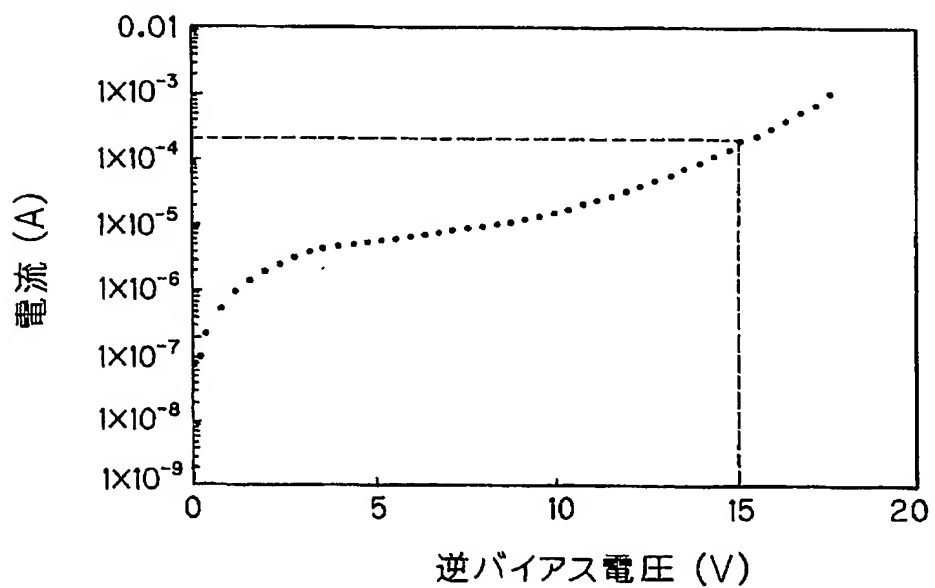


【図 7】

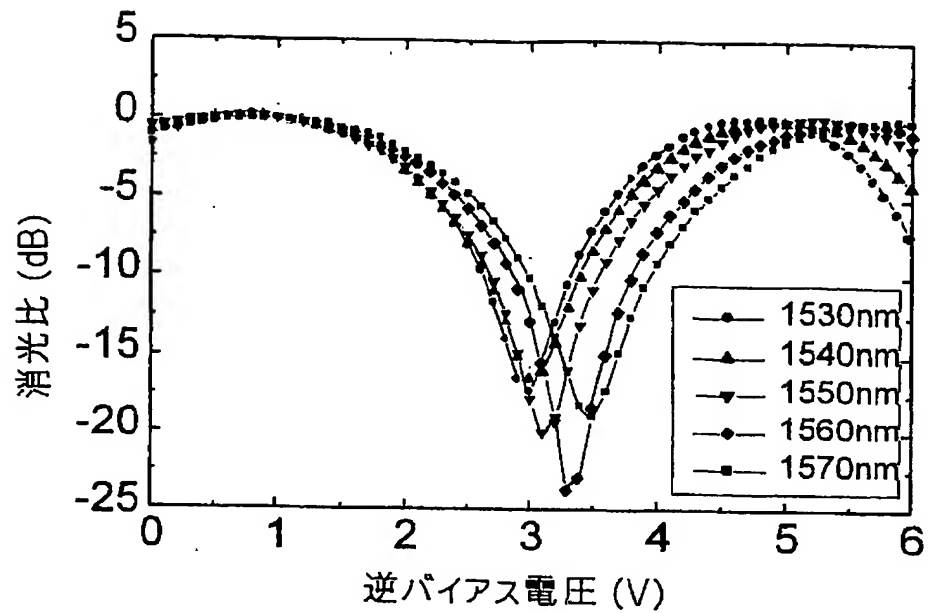
(a)



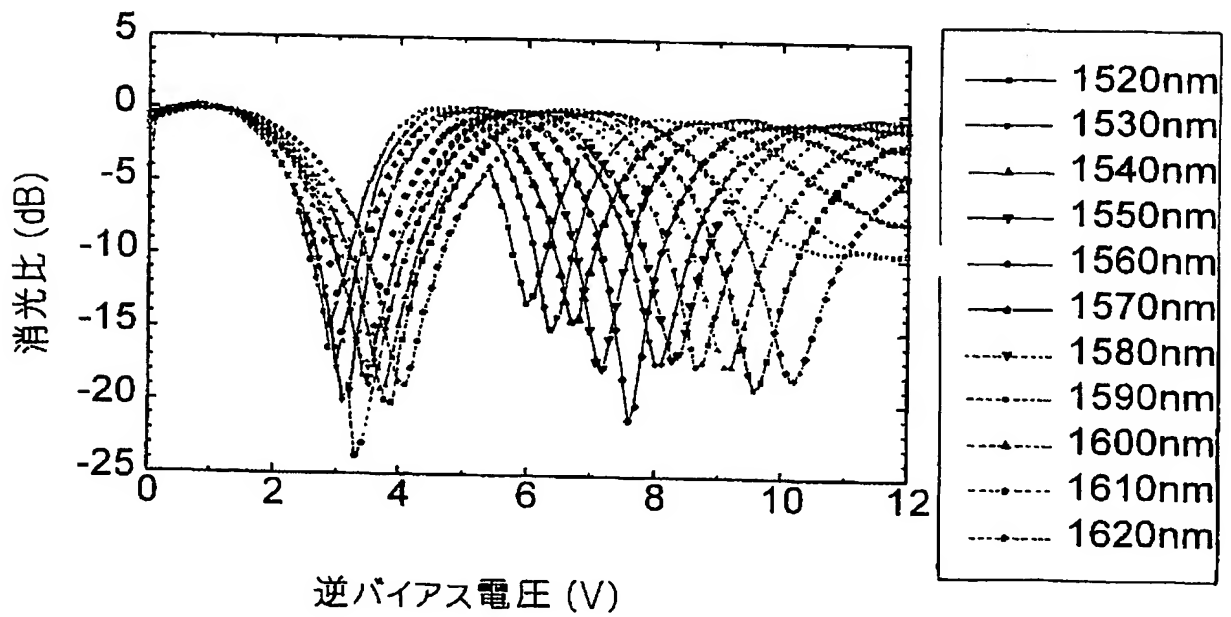
(b)



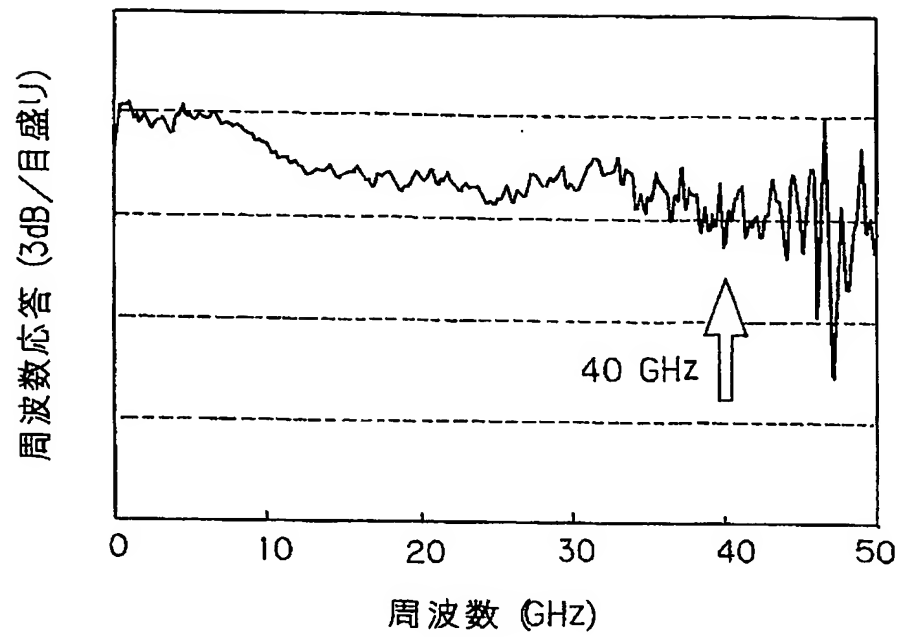
【図 8 a】



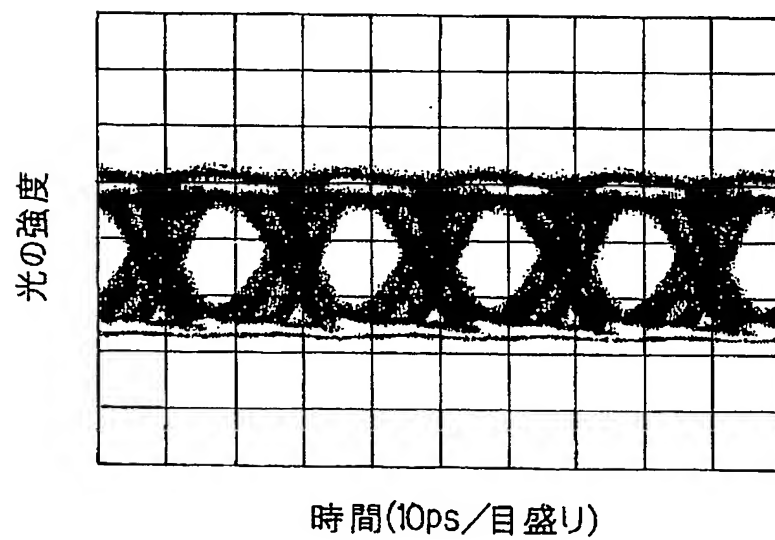
【図 8 b】



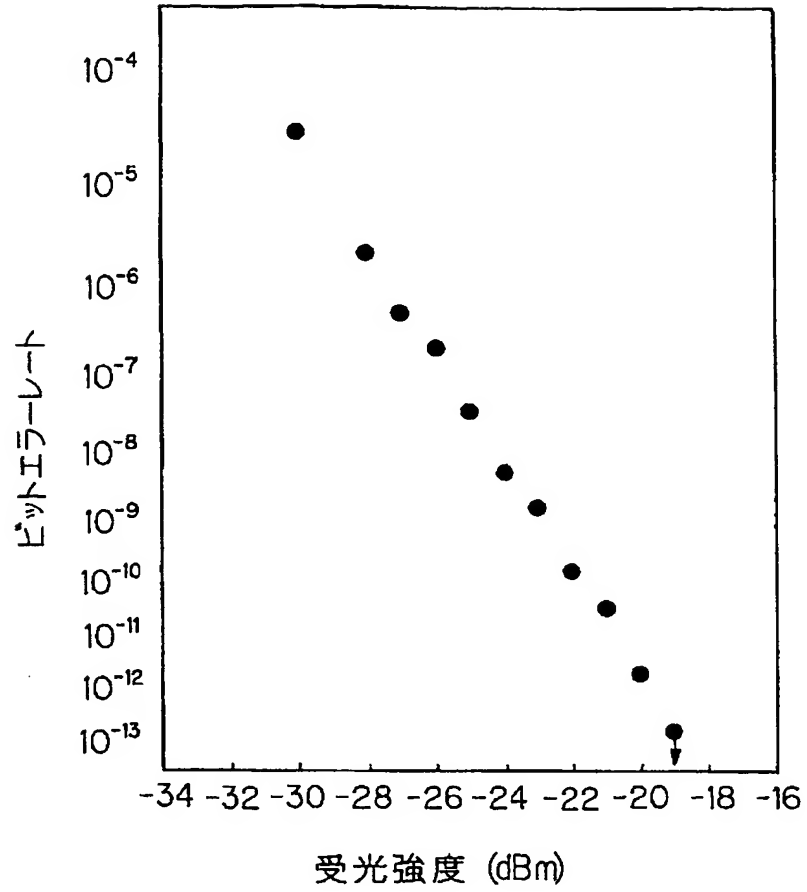
【図 9 a】



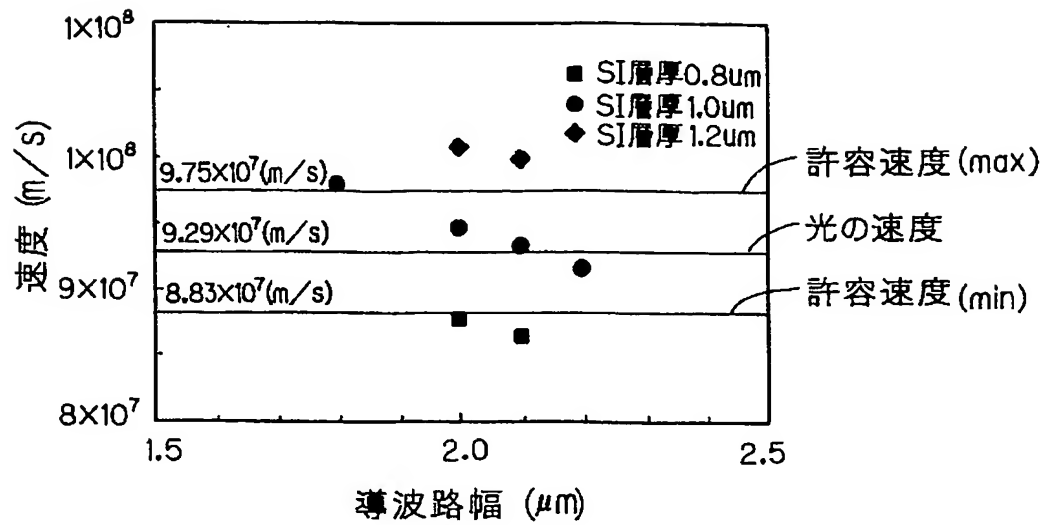
【図 9 b】



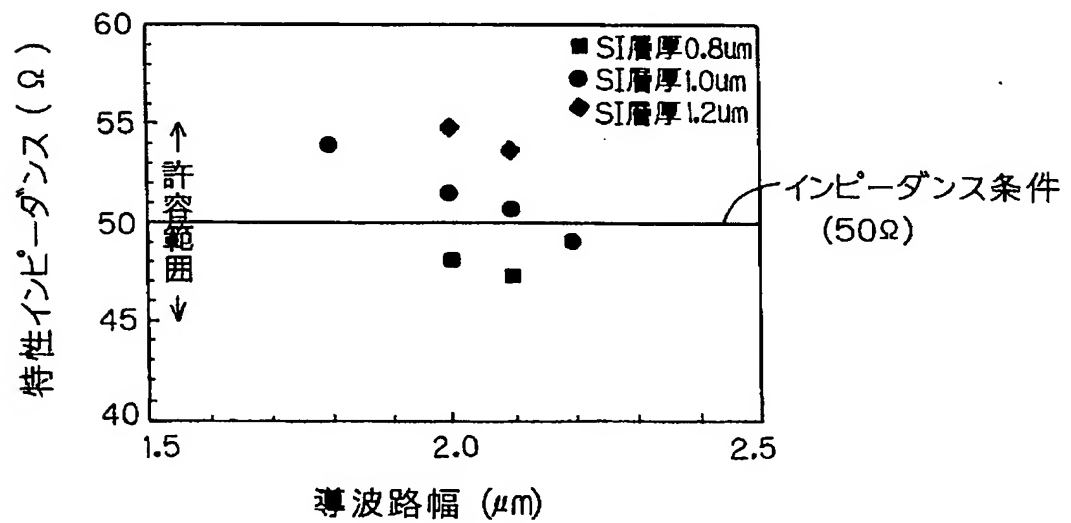
【図 9 c】



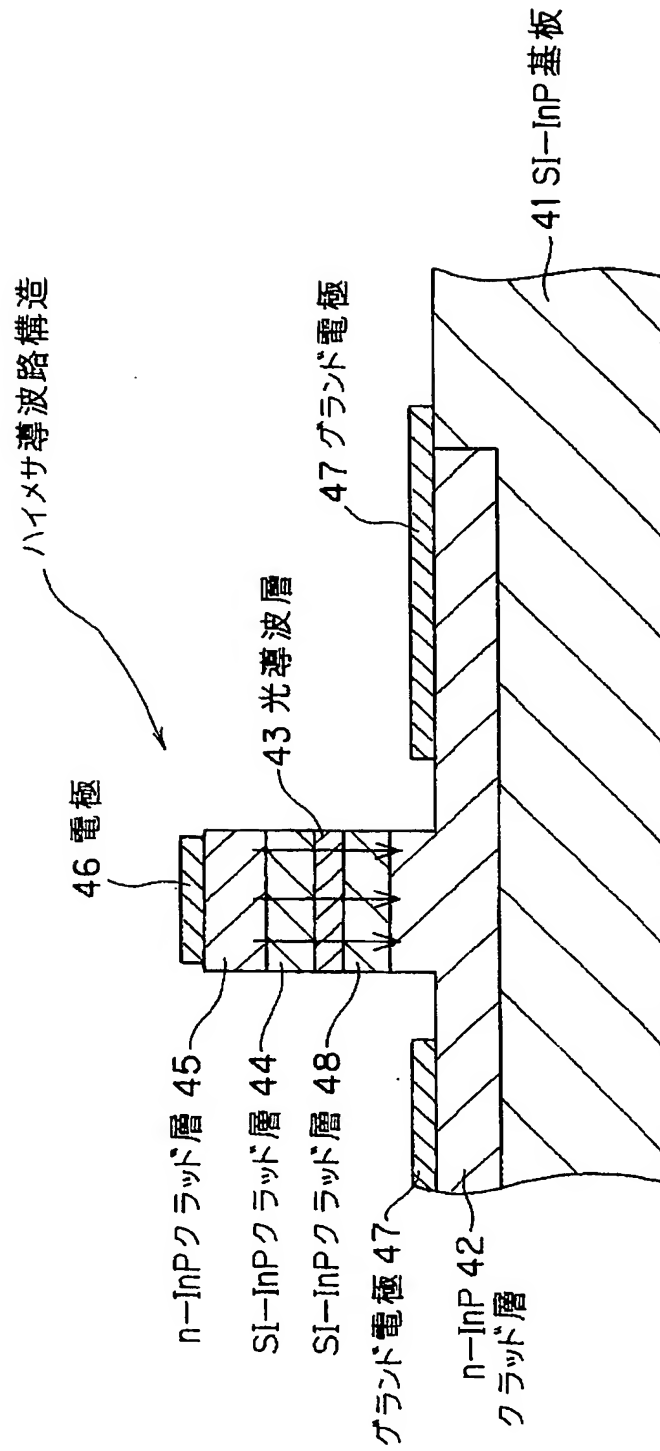
【図 10 a】



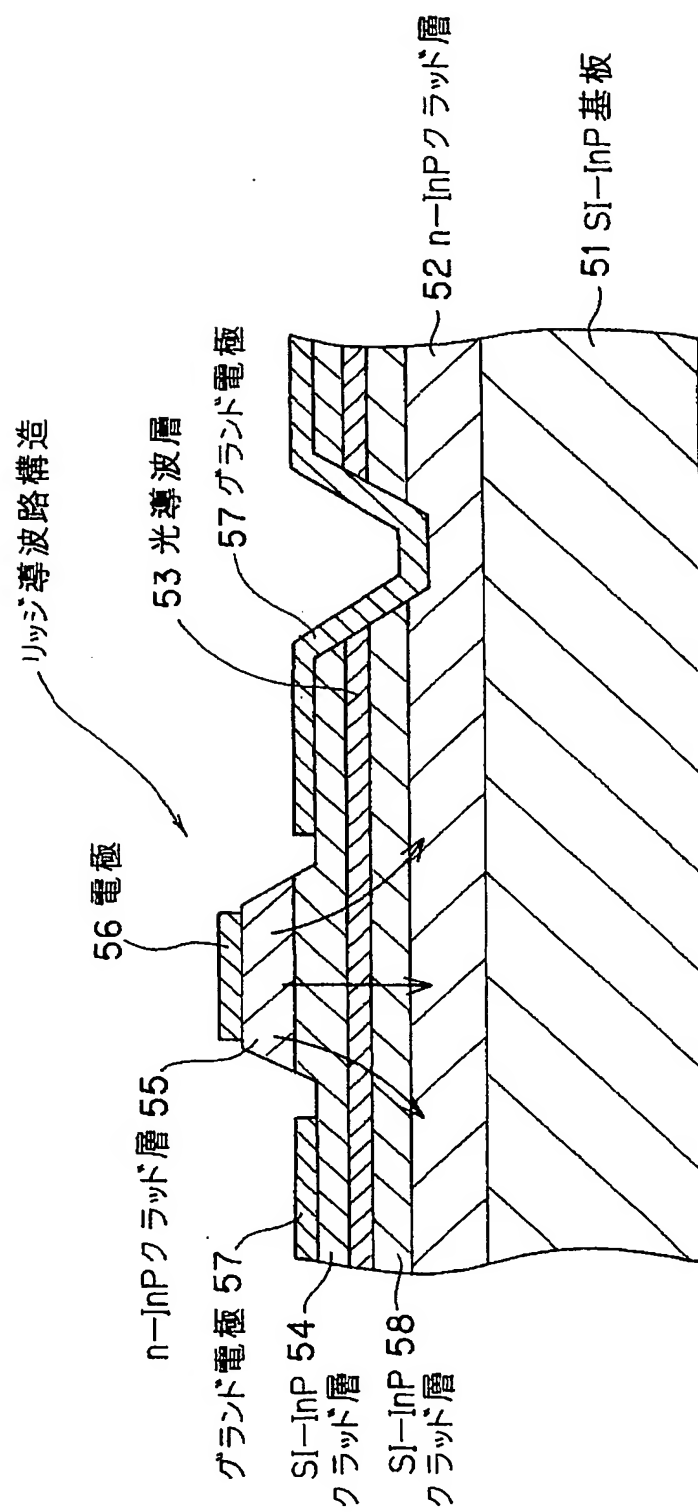
【図 10 b】



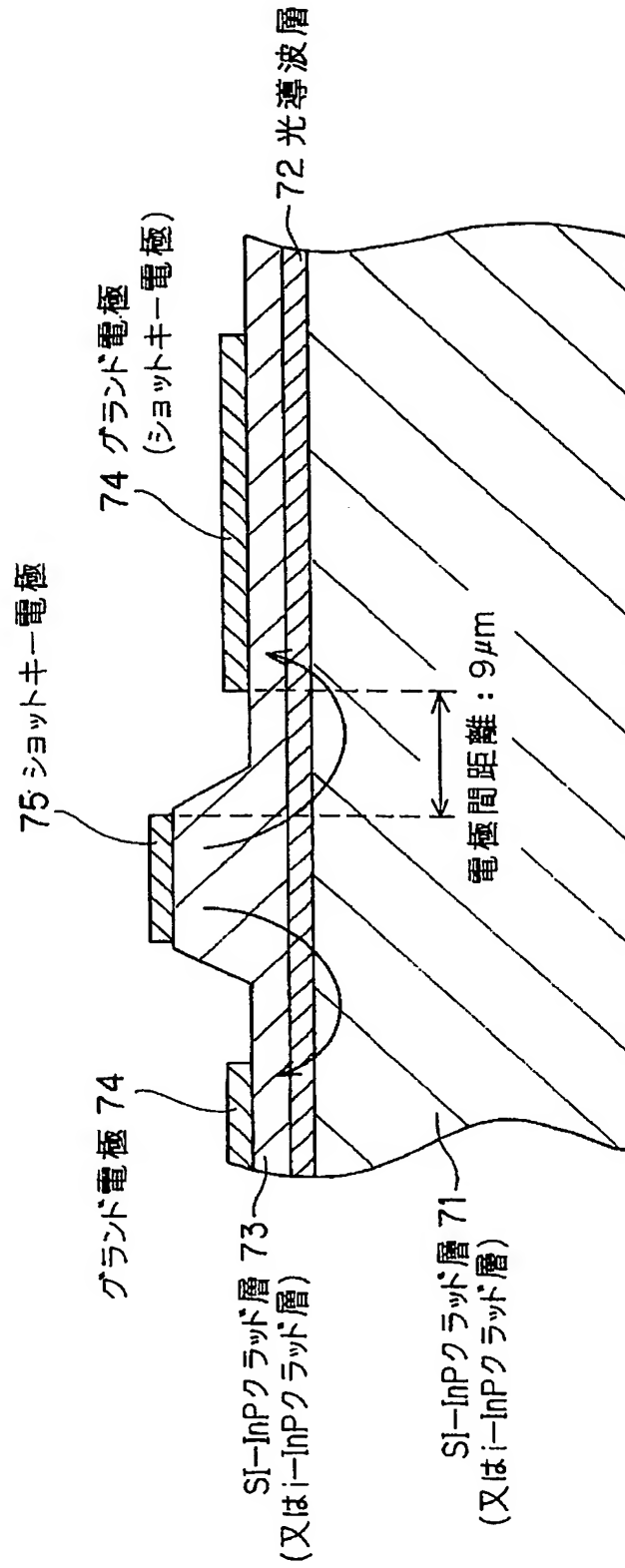
【図 11】



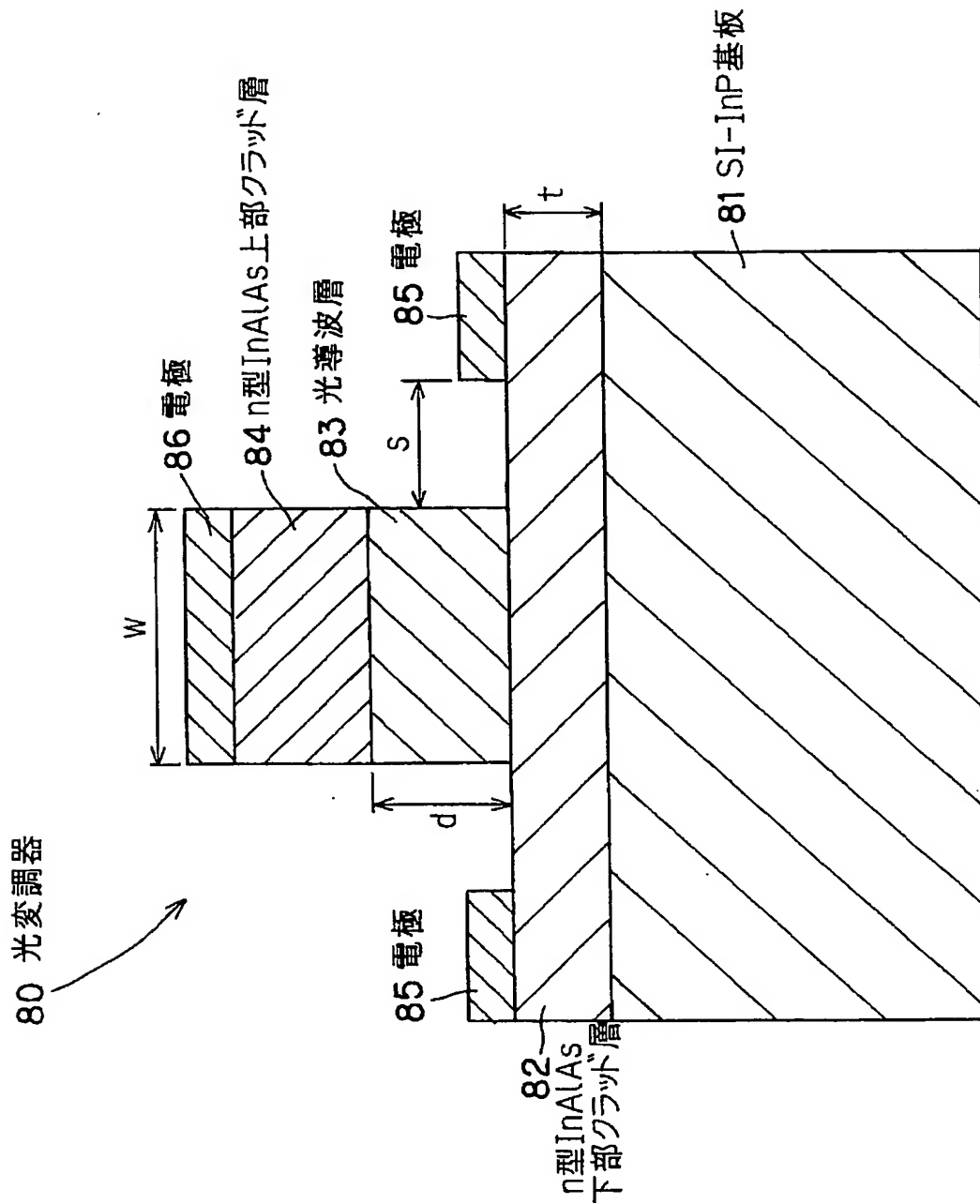
【圖 12】



【図 13】

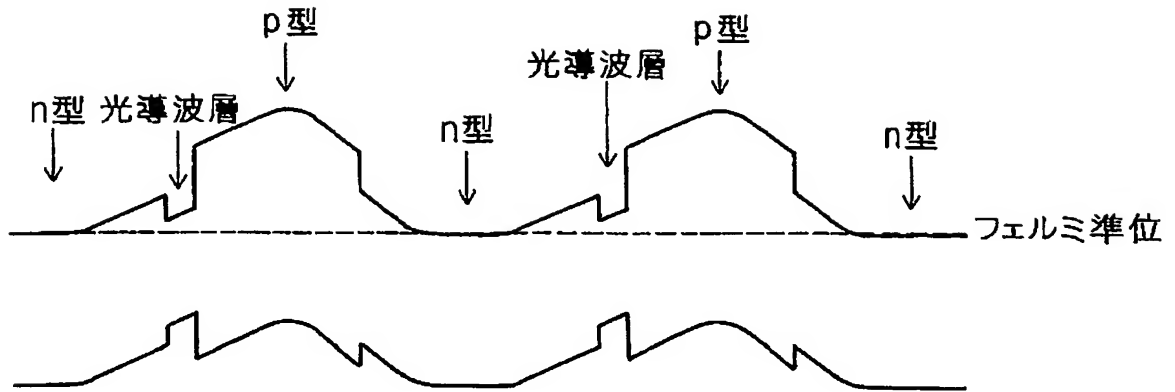


【図 14】

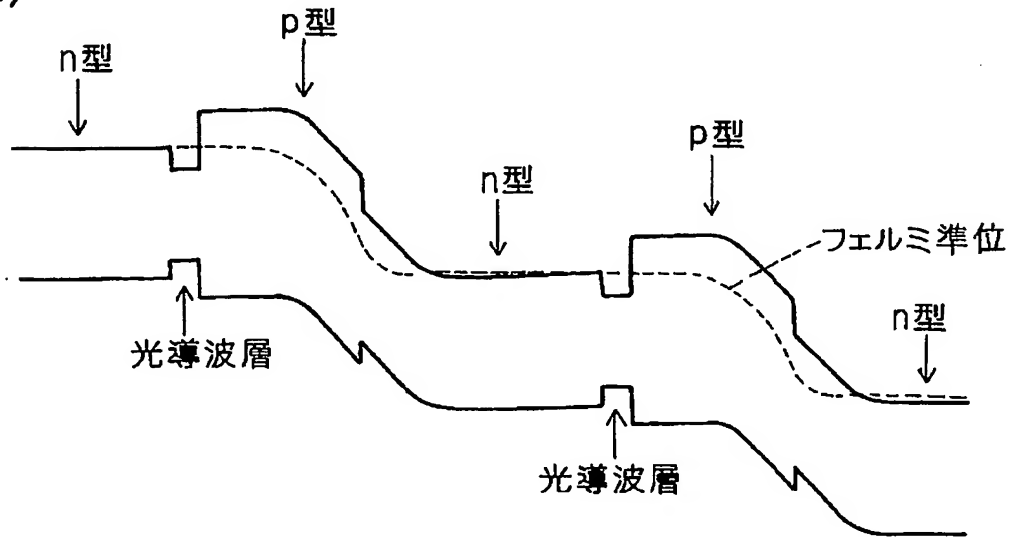


【図 15】

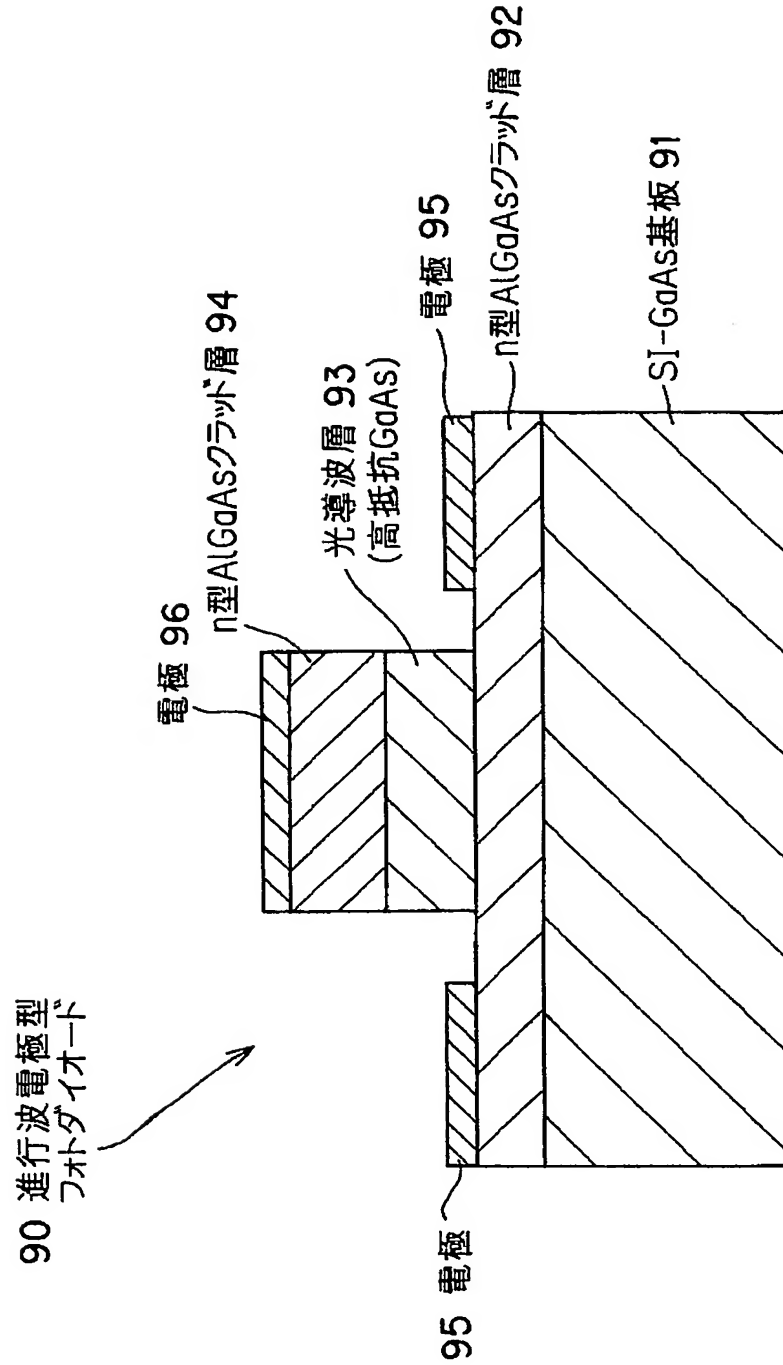
(a)



(b)



【図 16】



【書類名】要約書

【要約】

【課題】 低電圧化、小型化、高速化を実現した半導体光変調器を提供する。

【解決手段】

SI-InP基板11上に順次、n-InPクラッド層12と、光導波層13と、SI-InPクラッド層14と、n-InPクラッド層15とが積層し、n-InPクラッド層15に接続された電極16と、n-InPクラッド層12に接続されたグランド電極17とから電圧を印加する。

【選択図】 図1

認定・付加情報

特許出願の番号	特願 2003-322921
受付番号	50301526908
書類名	特許願
担当官	森吉 美智枝 7577
作成日	平成15年 9月19日

<認定情報・付加情報>

【特許出願人】

【識別番号】	000004226
【住所又は居所】	東京都千代田区大手町二丁目3番1号
【氏名又は名称】	日本電信電話株式会社

【代理人】

申請人

【識別番号】	100078499
【住所又は居所】	東京都港区赤坂1-9-15 日本短波放送会館 内
【氏名又は名称】	光石 俊郎

【選任した代理人】

【識別番号】	100102945
【住所又は居所】	東京都港区赤坂1-9-15 日本短波放送会館 内 光石法律特許事務所
【氏名又は名称】	田中 康幸

【選任した代理人】

【識別番号】	100120673
【住所又は居所】	東京都港区赤坂一丁目9番15号 日本短波放送 会館 光石法律特許事務所
【氏名又は名称】	松元 洋

特願 2 0 0 3 - 3 2 2 9 2 1

ページ : 1/E

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 4 2 2 6]

1. 変更年月日

1 9 9 9 年 7 月 1 5 日

[変更理由]

住所変更

住 所

東京都千代田区大手町二丁目 3 番 1 号

氏 名

日本電信電話株式会社